

Анатолий Нефедов (г. Москва)

Сигнальные процессоры серий 1879, Л1879

Копирование, тиражирование и размещение данных материалов на Web-сайтах без письменного разрешения редакции преследуется в административном и уголовном порядке в соответствии с Законом РФ.



Микросхемы серий 1879, Л1879 представляют собой семейство векторно-конвейерных процессоров цифровой обработки сигналов (DSP) Neuro Matrix. Процессоры Neuro Matrix — это высокопроизводительные вычислительные устройства с RISC-архитектурой, элементами VLIW (Very Long Instruction Word), SIMD (Single Instruction Multiple Data) и суперскаляра. Они аппаратно поддерживают матричные и векторные операции над 64-разрядными векторами, в которых упакованы данные в дополнительном коде с фиксированной точкой. Каждый вектор может состоять из нескольких элементов произвольной разрядности, но суммарная разрядность всех элементов вектора должна составлять 64 разряда.

В состав серий процессоров 1879, Л1879, изготовленных по КМОП-технологии, входят следующие типы:

- 1879BA1 — универсальная связная машина (терминал мультиплексного канала обмена по ГОСТ Р 52970-2003 (ГОСТ 26765.52-87)/MIL-STD-1553В, обеспечивающая режимы работы контроллера шины, оконечного устройства, монитора;

- Л1879ВМ1 — специализированный процессор цифровой обработки сигналов с тактовой частотой до 40 МГц и технологическими нормами 0,5 мкм;
- 1879ВМ2 — процессор цифровой обработки сигналов с тактовой частотой до 80 МГц и технологическими нормами 0,25 мкм;
- 1879ВМ3 — аналого-цифровая схема (без DSP-ядра Neuro Matrix) с несколькими каналами ЦАП и АЦП, 2 Мбит ОЗУ, с логикой обработки оцифрованного сигнала и управляющего контроллера со 128-битной длиной обрабатываемых данных;
- 1879ВМ4 — процессор цифровой обработки сигналов с тактовой частотой до 150 МГц и технологическими нормами 0,25 мкм.

Рассмотрим подробнее основные характеристики этих процессоров.

Терминал мультиплексного канала 1879BA1

Микросхема представляет собой (см. функциональную схему на рис. 1) универсальную связную машину мультиплексного канала обмена (МКО), обеспечивающую гибкий интерфейс центрального

процессора (ЦП) с резервированным МКО по ГОСТ Р 52070-2003 (ГОСТ 26765.52-87)/MIL-STD-1553В с использованием внешних прямопередатчиков и функционирование в режимах контроллера шины (КШ), оконечного устройства (ОУ), монитора (МТ) или в совмещенном режиме ОУ/МТ.

Основные особенности микросхемы 1879BA1:

- внутреннее ОЗУ 4кx16, расширяемое до 64кx16 с использованием внешнего ОЗУ;
- гибкий интерфейс с ЦП и памятью: 8- или 16-разрядный буферизованный режим, 16-разрядный «прозрачный» режим, 16-разрядный режим с прямым доступом к памяти, поддержка режима без ожидания готовности;
- программируемый выбор тактовой частоты 16/12 МГц;
- расширенные функции КШ: автоматическое возобновление попытки передачи сообщений, программируемые интервалы между сообщениями, автоповтор кадров, программируемый интервал ожидания ответного слова;
- расширенные функции ОУ: программируемое задание недопустимости команд, работа в режимах одиночного сообщения, двойной буферизации, круговой буферизации, настраиваемые прерывания, гибкие возможности буферизации данных;
- расширенные функции МТ: режим словного монитора, режим монитора избранных сообщений, совмещенный режим ОУ и монитора сообщений, запуск монитора по выбранному сообщению;
- выходные логические уровни LVTTTL, входные логические уровни LVTTTL/LVCMOS/+SBTTL.

Микросхема применяется для сопряжения управляющего вычислителя с резервированным интерфейсом мультиплексного канала в

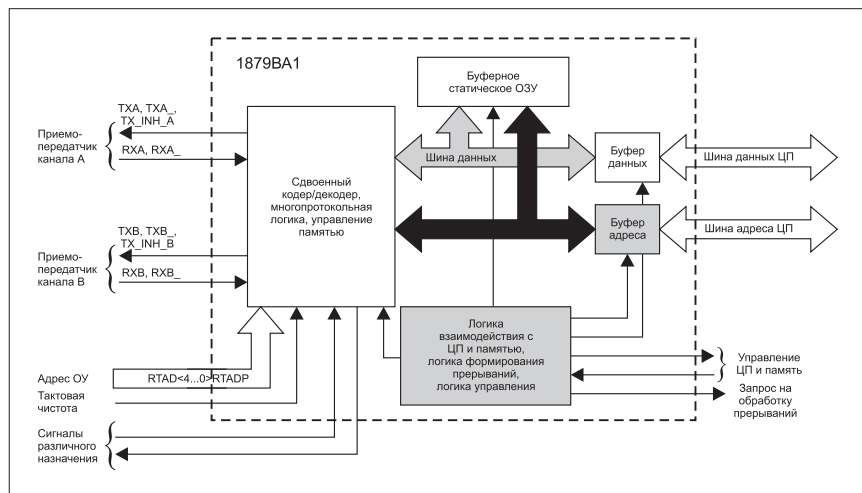


Рис. 1. Функциональная схема микросхемы 1879BA1

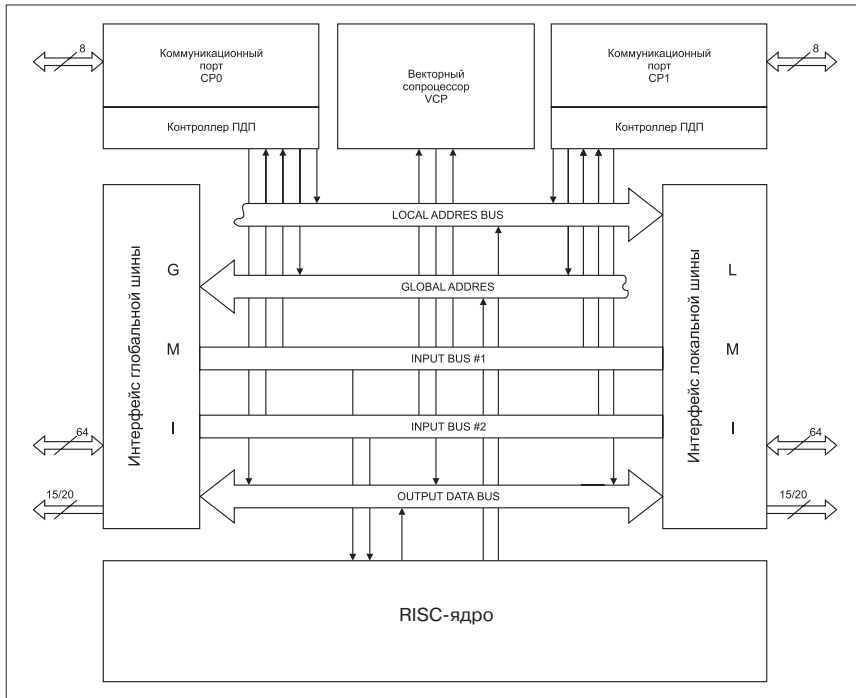


Рис. 2. Функциональная схема микросхемы 11879BM1

авиационной, космической и специализированной аппаратуре различного функционального назначения, построения средств тестирования и отладки аппаратного и программного обеспечения систем управления, использующих МКО.

80-выводный корпус типа LQFP (14×14×1,7 мм), масса не более 0,47 г.

Электрические параметры

- Напряжение питания, В: 3...3,6
- Входное напряжение высокого уровня, В: 2...5,5
- Входное напряжение низкого уровня, В: ≤0,8
- Выходное напряжение высокого уровня, В: Un-0,5...Un
- Выходное напряжение низкого уровня, В: ≤0,4
- Ток потребления, мА: ≤200
- Входной ток утечки, мкА: -10...+10
- Выходной ток, мА: -4...+4
- Программируемый интервал времени между сообщениями в режиме КШ, мкс: 9,5...65535
- Задержка выдачи ответного слова ОУ, мкс: 4,8...7,3
- Интервал таймера блокировки передачи, мкс: 668

Предельные режимы эксплуатации

- Напряжение питания, В: не более 5,5
- Входное напряжение, В: -0,5...+6

- Выходной ток, мА: -13...+13
- Емкость нагрузки выхода и входа/выхода, пФ: ≤50

Л1879ВМ1 (NM6403)

Микросхема представляет собой (см. рис. 2) специализированный процессор (DSP), сочетающий черты двух архитектур: VLIW и SIMD, поддерживает работу с 32-разрядными скалярными данными и векторными данными программируемой разрядности от 1 до 64, упакованными в 64-разрядные блоки данных.

В состав DSP входят:

- 32-разрядный RISC-процессор с 5-ступенчатым конвейером, выполняющий скалярные арифметические, логические и сдвиговые операции над 32-разрядными данными, а также управляющий выполнением программ, использует оригинальную систему команд (32- и 64-разрядные, одна команда обычно задает две операции — арифметическую и ввода-вывода);
- векторный узел, содержащий операционное устройство регулярной структуры для выполнения арифметических и логических операций над 64-разрядными векторами данных;

- два идентичных 64-разрядных интерфейса с внешней памятью — локальной (LMI) и глобальной (GMI), позволяющие работать с двумя банками внешней памяти типа SRAM/DRAM общим объемом 8 Гбайт (231 32-разрядных ячеек), доступное адресное пространство составляет 16 Гбайт, обмен происходит 32- и 64-разрядными данными, младший разряд адреса используется только при обмене 32-разрядными данными, интерфейсы LMI и GMI поддерживают режим совместного использования общей памяти с другим процессором;
- два байтовых коммуникационных порта ввода/вывода для межпроцессорного обмена, аппаратно совместимых с портами DSP TMS320C4x фирмы Texas Instruments (CPO и CP1);
- сопроцессор прямого доступа к памяти (ПДП), осуществляющий обмен 64-разрядными данными между памятью и портами;
- коммутатор шин данных, позволяющий динамически связать одну из внешних шин с одной из 6 внутренних: с шиной команд IB, входных/выходных скалярных данных SDIB/SDOB, входных/выходных векторных данных VDIB/VDOB и с входной шиной весов WB (все шины 64-разрядные).

Важная особенность сопроцессора — возможность работы с операндами произвольной длины в диапазоне 1...64 бит, что обеспечивает оптимальное соотношение между скоростью и точностью вычислений.

Процессор выполнен по 0,5 мкм КМОП технологии и выпускается в корпусе типа BGA256.

Электрические параметры

- Напряжение питания, В: 3...3,6
- Потребляемая мощность, Вт: ≤1,3
- Рабочая частота, МГц: 40
- Производительность на тактовой частоте 40 МГц: при работе с однобитными операндами, ММАС*: 11520
- при работе с 32- и 64-битовыми операндами, ММАС: 40

* миллионов операций умножения с накоплением

Скалярные операции, MIPS: 40
 Векторные операции (миллионы умножений с накоплением в сек), мiAC: 40
 Рабочая температура: , °C: -40...+85

Процессор 1879VM2 (NM6404)

Микросхема представляет собой процессор цифровой обработки сигналов. В нем сохраняются основные архитектурные особенности L1879VM1 (структурная организация, программная модель), что обеспечивает их программную совместимость (системное и прикладное программное обеспечение), но отличается большей производительностью, тактовой частотой (до 80 МГц) и увеличенным объемом встроенной памяти (ОЗУ) — 2 Мбит.

Микросхема содержит встроенную быстродействующую статическую оперативную память (SRAM) объемом 2 Мбит, что позволяет сократить объем внешней памяти, вообще ее исключить или использовать более дешевые и медленные СБИС памяти.

Внутренняя память состоит из двух блоков однопортовой синхронной SRAM с организацией 16к×64 бит и может использоваться для оперативного хранения 32- и 64-разрядных данных, коэффициентов и команд.

Процессор имеет ряд периферийных узлов: две шины 64-битного интерфейса с общей пропускной способностью 1,28 Гбайт/с, две быстродействующих байтовых порта с общей пропускной способностью до 60 Мбайт/с, JTAG-порт, позволяющий существенно упростить процедуры тестирования аппаратных средств и отладки прикладного программного обеспечения, а также 2 универсальных 32-разрядных таймера.

Наличие внутренней памяти позволяет гарантированно принимать/передавать пакеты размером до 16к 64-разрядных слов.

Процессор 1879VM2 не способен принимать сигналы с уровнем 5 В, так как его уровень сигналов 3 В, поэтому он может обмени-

ваться данными непосредственно через коммуникационный порт с L1879VM1, но не с TMS320C4x, питание которого 5 В.

Такие функции, как арбитраж шины, сигнал готовности, признак цикла (запись/чтение) для динамического ОЗУ реализованы в интерфейсе с внешней памятью посредством отдельных соответствующих выводов (т.е. для этого уже не используются 16-19-й разряды адресной шины, как в L1879VM1).

В 1879VM2 добавлены 4 входа внешних прерываний вместо одного, при этом таблица адрес-векторов прерываний осталась неизменной.

Микросхема изготавливается по технологии 0,25 мкм КМОП и выпускается в корпусе BGA 256.

Электрические параметры

Напряжение питания ядра, В: 2,2...2,7
 Напряжение питания периферийных устройств, В: 3...3,6
 Потребляемая мощность, Вт: ≤2
 Тактовая частота, МГц: 80
 Рабочая температура, °C: -40...+85

Процессор 1879VM3

Микросхема представляет собой (см. функциональную схему на рис. 3) однокристалльную систему накопления и обработки сигналов со встроенными аналого-цифровыми и цифро-аналоговыми преобразователями и предназначена для предварительной обработки широкополосных аналоговых сигналов, формирования потока данных для вторичной обработки цифровым процессором сигналов

L1879VM1 или 1879VM2, восстановления аналогового сигнала после вторичной обработки.

Наличие внутренней памяти 2 Мбит позволяет принимать и сохранять высокочастотные сигналы, а большое количество программируемых счетчиков и развитая система внутренних и внешних прерываний обеспечивают выдачу на аналоговые выходы однократных и периодических сигналов, хранящихся во внутренней памяти контроллера, в реальном масштабе времени с требуемыми задержками и длительностями. Встроенные быстродействующие арифметические узлы обеспечивают программируемое усиление входных сигналов, их суммирование с выходными сигналами, программируемое изменение сдвига частоты выходных сигналов. Внешняя 64-разрядная шина обеспечивает быстрый обмен командами и данными с внешней памятью или ЦПС как в режиме прямого доступа к памяти (ПДП), так и в режиме произвольного доступа ЦПС к внутренней памяти ИС.

Основные особенности 1879VM3:

- внутренняя статическая память ОЗУ 2 Мбит;
- два 6-разрядных АЦП (600 MSPS), четыре 8-разрядных ЦАП (300 MSPS);
- 32/64-разрядная шина, позволяющая обращаться к двум банкам внешней памяти типа SRAM, SSRAM или SDRAM объемом до 64 Мбит каждый;
- аппаратная поддержка доступа к внутренней памяти 1879VM3

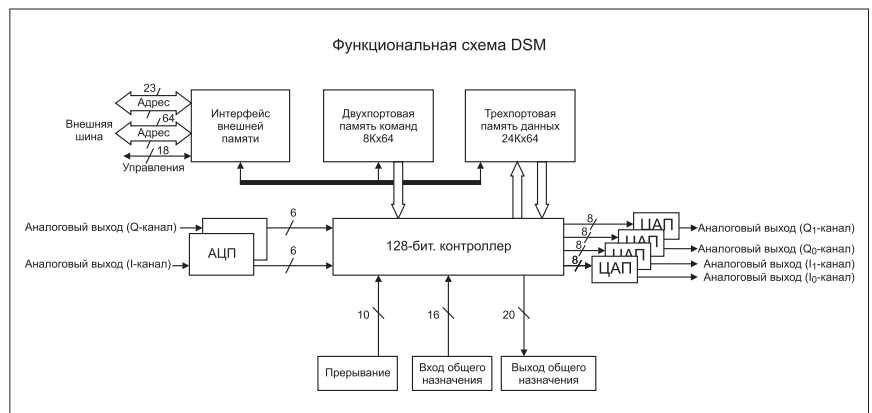


Рис. 3. Функциональная схема микросхемы 1879VM3

внешним управляющим процессором;

- 8 программно настраиваемых каналов;
- отладочный порт JTAG;
- цифровое VLIW ядро обрабатывает 128-разрядные команды;
- 32/64-разрядный интерфейс с ЦПС Л1879ВМ1, Analog Devices SHARC, Tiger SHARC;
- до 5 одновременных обращений к внутренней памяти.

Арифметические блоки реализуют следующие функции цифровой обработки входных и выходных квадратурных сигналов:

- детектирования входного сигнала;
- вычисление максимальной амплитуды входного сигнала;
- определение моментов совпадения квадратурных составляющих входного сигнала;
- цифровое усиление входного сигнала;
- сложение входного сигнала с выходным или эталонным сигналом;
- программирование задержек однократных и частоты следования периодических выходных сигналов с шагом 13,33 нс;
- программирование сдвига частоты выходного сигнала в диапазоне от -293 до +293 кГц с дискретизацией 8,94 Гц;
- ликвидирование двух выходных сигналов.

Процессор 1879ВМ4 (NM6405)

Микросхема представляет собой высокопроизводительный процессор цифровой обработки сигналов третьего поколения с комбинированной VLIW/SIMD-архитектурой. Процессор изготовлен по той же технологии, что и 1879ВМ2, с теми же электрическими и климатическими параметрами, но за счет более глубокого конвейера его тактовая частота составляет 150 МГц. Функциональная схема процессора приведена на рис. 4.

Сохраняя структурную организацию и программную совместимость с Л1879ВМ1, 1879ВМ2, он имеет процессорное ядро усовершенствованной архитектуры, что

позволяет увеличить производительность при той же тактовой частоте.

Система команд отличается от них незначительно, что позволяет после перекомпиляции использовать в нем то же системное и прикладное программное обеспечение.

В процессор добавлены два программируемых канала ПДП типа «память-память» и два коммуникационных порта синхронного типа (CP0/CP1), что позволило увеличить скорость обмена до 75...150 Мбайт/с по каждому порту (вместо 20 Мбайт у 1892ВМ2), а также 8 программируемых входов/выходов, немаскируемое прерывание и прерывание от каналов ПДП.

Внутренняя память состоит из 4 банков однопортовой синхронной SRAM 8кx64 бит (по два в адресном пространстве локальной и глобальной шин), работающих как псевдодвухпортовые, что позволяет одновременно обращаться к памяти как со стороны процессорного ядра, так и со стороны каналов ПДП.

Внешняя память на локальной и глобальной шинах разделена на 4 банка. Адреса векторов прерываний расположены в начальных адресах банка внутренней памяти 0 на локальной шине.

Программируемый интерфейс позволяет непосредственно, без дополнительных контроллеров подключать к выводам 1879ВМ4 СБИС внешней памяти типа SRAM, ROM, Flash ROM и СБИС синхронной памяти (SSRAM, SDRAM).

В микросхеме имеется 8-канальная наборно-ассоциативная кэш-память команд объемом 8 кбит (1кx64) без блокировок при промахах. Аппаратные средства процессора позволяют без дополнительного внешнего контроллера подключать к любой внешней шине (локальной или глобальной) такой же процессор. Несколько процессоров на одной шине работают в режиме разделения памяти, подключенной к этой шине, что позволяет строить на его основе мультипроцессорные системы с линейной структурой. К единой внешней шине могут быть подключены как локальные, так и глобальные шины процессоров 1879ВМ4. Каждый процессор может обращаться к ячейкам внутренней памяти соседнего процессора как в программном режиме, так и в режиме ПДП.

Включение в адресное пространство 1879ВМ4 банков внутренней памяти соседних процессоров позволяет даже без внешней памяти увеличить объем ОЗУ каждого процессора до 4 Мбит.

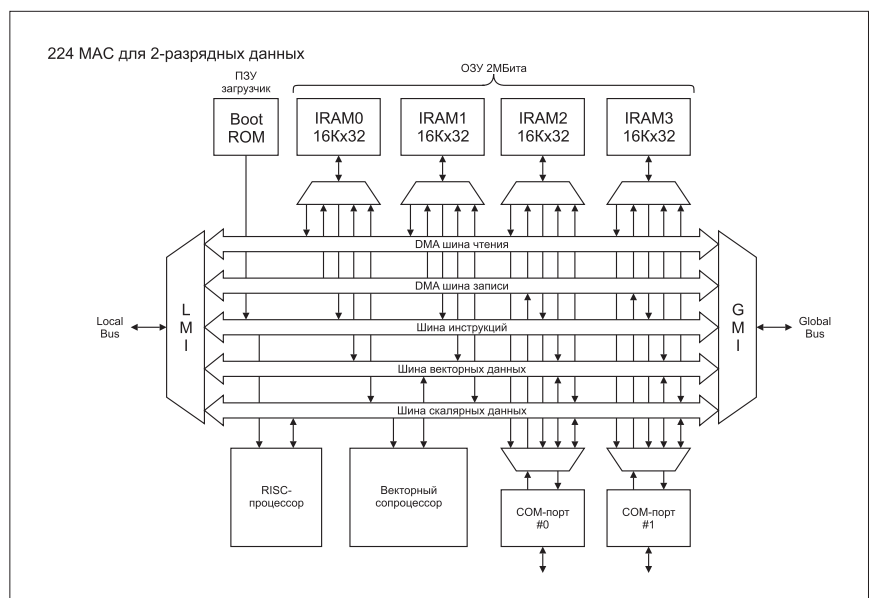


Рис. 4. Функциональная схема микросхемы 1879ВМ4

Процессор имеет развитую систему внутренних шин, что позволяет увеличить число одновременно выполняемых циклов обращения к памяти и повысить производительность. В состав внутренних шин входят:

- шина MEM IB для пересылки команд из внешней памяти в кэш и в процессорное ядро по шине команд IB;
- шина скалярных данных (SDB) для чтения скалярных данных из памяти в процессорное ядро и для их записи в память или регистры периферийных узлов;
- шина входных векторных данных (VDIB);
- шина весов (WB);

- шина векторного регистра (VRB) для пересылки данных из памяти в векторный регистр;
- шина выходных векторных данных (VDOB) для записи результатов работы векторного узла в память без остановки других операций чтения/записи процессорного ядра.

В процессоре используются 7 генераторов адреса (блок AGU): один для команд и 6 для данных, что позволяет в одном такте формировать до семи запросов на работу с памятью: на выборку команды, на чтение и запись скалярных данных, на чтение до трех данных для векторного сопроцессора и на запись результатов последнего.

Рассмотренные процессоры эффективны для решения различных задач: видеообработка, распознавание образов, сигнальная обработка, радиолокация, телекоммуникация, навигация, а встроенные средства для построения многопроцессорных систем — для создания параллельных вычислительных систем.

Электрические параметры

Напряжение питания ядра, В:

2,3...2,7

Напряжение питания периферийных устройств, В: 3...3,6

Потребляемая мощность, Вт: ≤2

Тактовая частота, МГц: 150

Рабочая температура, °С: -55...+85

Издательство «СОЛОН-ПРЕСС» представляет

Силовая электроника — стремительно развивающееся направление техники, целью которого является снижение масс и габаритов устройств питания электронной аппаратуры и электродвигателей. Сегодня уже невозможно представить компьютер, видеокамеру, DVD-проигрыватель, телевизор без компактного и надежного импульсного источника. К сожалению, в последние годы наметился острый дефицит литературы на эту тему. Второе издание книги в значительной степени переработано и дополнено. Доступным языком рассказывается об основах проектирования импульсных устройств электропитания, о перспективной элементной базе, особенностях ее применения и оптимальном выборе, приведены практические конструкции. Подробно рассказано о «трудных вопросах» и «подводных камнях» схемотехники. Затронуты также нетрадиционные направления, как, например, создания высокочастотных балластов для ламп дневного света и электронных корректоров коэффициента мощности. Книга будет полезна специалистам-разработчикам силовой техники, студентам вузов, специалистам-ремонтникам и радиолюбителям.

На прилагаемом к книге компакт-диске помещена техническая документация на силовые элементы (транзисторы и диоды), микросхемы управления различными импульсными преобразователями, магнитопроводы моточных изделий, бесплатное программное обеспечение для автоматизированной разработки. Кроме этого, имеются печатные платы в формате Sprint Layout 3.0 ко всем практическим конструкциям. Авторская страница в Интернете находится по адресу <http://www.radioland.mrezha.ru>.



Наложенным платежом цена — 390 руб.

КАК КУПИТЬ КНИГУ

Заказ оформляется одним из двух способов:

1. Пошлите открытку или письмо по адресу: 123242, Москва, а/я 20.

2. Оформите заказ на сайте www.solon-press.ru в разделе «Книга-почтой» или «Интернет-магазин».

Бесплатно высылается каталог издательства по почте.

При оформлении заказа полностью укажите адрес, а также фамилию, имя и отчество получателя.

Желательно указать дополнительно телефон и адрес электронной почты. С полным перечнем и описанием книг можно ознакомиться на сайте

www.solon-press.ru

по ссылке

<http://www.solon-press.ru/kat.doc>

Телефон: (495) 254-44-10, 8 (499) 795-72-03.

Цены для оплаты по почте наложенным платежом действительны до 01.12.2008.